

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-083050

(43)Date of publication of application : 28.03.1997

(51)Int.CI. H01S 3/096

(21)Application number : 07-235113 (71)Applicant : FUJITSU LTD

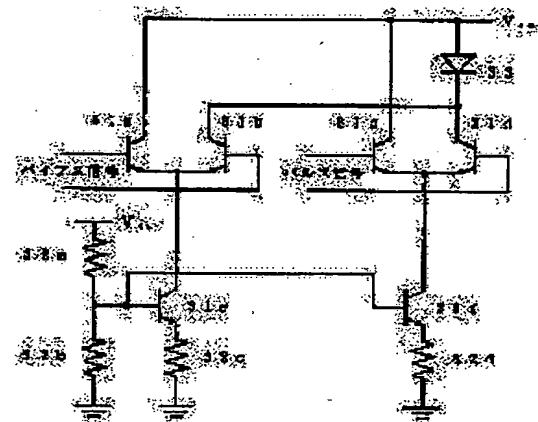
(22)Date of filing : 13.09.1995 (72)Inventor : MORI KAZUYUKI

## (54) METHOD AND CIRCUIT FOR DRIVING SEMICONDUCTOR LASER AND EXTERNAL MODULATOR

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To sustain the extinction ratio at a high level while the eliminating emission lag by generating a bias signal rising simultaneously with an input signal and a bias signal falling simultaneously with a pulse signal rising with a predetermined time lag and feeding a semiconductor laser with currents corresponding to both signals.

**SOLUTION:** A bias signal rises earlier by  $\Delta t$  than a pulse signal and falls at same timing as a pulse current. The bias signal is fed to a current switch comprising transistors 31a, 31b while the pulse signal is fed a current switch comprising transistors 31c, 31d. Consequently, a bias current corresponding the pulse of bias signal flows into the transistor 31b while a pulse current corresponding to the pulse signal flows into the transistor 31d with a time lag  $\Delta t$  and a drive current having specified waveform is fed to a semiconductor laser. Alternatively, the bias signal may be fed to the base of transistor 31a with the base of transistor 31b being earthed.



## LEGAL STATUS

[Date of request for examination] 24.03.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

556 3898

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-83050

(43)公開日 平成9年(1997)3月28日

(51)Int.Cl.<sup>8</sup>

H01S 3/096

識別記号

庁内整理番号

F I

H01S 3/096

技術表示箇所

審査請求 未請求 請求項の数10 O.L (全8頁)

(21)出願番号 特願平7-235113

(22)出願日 平成7年(1995)9月13日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72)発明者 森 和行

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(74)代理人 弁理士 井桁 貞一

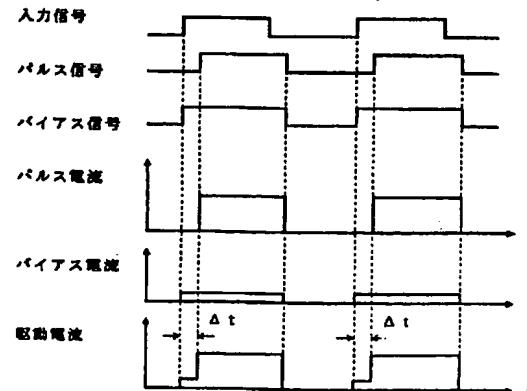
(54)【発明の名称】 半導体レーザの駆動方法、半導体レーザの駆動回路及び外部変調器

(57)【要約】

【課題】 半導体レーザの駆動方法及び駆動回路に関し、閾値電流の大きな半導体レーザを使用しても発光遅延がなく、消光比を大きく保つことができる半導体レーザの駆動方法及び駆動回路を提供する。

【解決手段】 入力信号から所定時間遅れたパルス信号を生成すると共に、該入力信号の立ち上がりと同時に立ち上がり、該パルス信号の立ち下がりと同時に立ち下がるバイアス信号を生成し、該パルス信号とバイアス信号の各々に対応したパルス電流とバイアス電流とを半導体レーザに供給する。

本発明の原理



## 【特許請求の範囲】

【請求項1】 入力信号から所定時間遅れたパルス信号を生成すると共に、該入力信号の立ち上がりと同時に立ち上がり、該パルス信号の立ち下がりと同時に立ち下がるバイアス信号を生成し、該パルス信号とバイアス信号の各々に対応したパルス電流とバイアス電流とを半導体レーザに供給することを特徴とする半導体レーザの駆動方法。

【請求項2】 パースト伝送の送信期間を示す有効信号によって半導体レーザにバイアス電流を供給し、パースト伝送の入力信号によって半導体レーザにパルス電流を供給することを特徴とする半導体レーザの駆動方法。

【請求項3】 パースト伝送の送信期間を示す有効信号の立ち上がりと同時に立ち上がり、該有効信号より所定時間遅れた信号の立ち下がりと同時に立ち下がる第二のバイアス信号によって半導体レーザにバイアス電流を供給し、パースト伝送の入力信号によって半導体レーザにパルス電流を供給することを特徴とする半導体レーザの駆動方法。

【請求項4】 請求項1記載のパルス信号と、請求項1記載のバイアス信号を加算増幅し、該加算増幅された信号を、半導体レーザを駆動する能動素子に供給する構成を備えることを特徴とする半導体レーザの駆動回路。

【請求項5】 請求項1記載のパルス信号によって半導体レーザにパルス電流を供給し、請求項1記載のバイアス信号によって半導体レーザにバイアス電流を供給する構成を備えることを特徴とする半導体レーザの駆動回路。

【請求項6】 請求項5記載の半導体レーザの駆動回路であって、半導体レーザのバイアス電流を決定する電流源と該半導体レーザのパルス電流を決定する電流源の一方又は双方のバイアス電圧に、半導体レーザの温度特性に見合った正の温度係数を与える構成を備えることを特徴とする半導体レーザの駆動回路。

【請求項7】 請求項5記載の半導体レーザの駆動回路であって、パースト伝送の送信期間を示す有効信号が論理レベル“1”の時にバイアス電流を半導体レーザに供給し、パースト伝送の送信期間を示す有効信号が論理レベル“0”の時に半導体レーザのバイアス電流を停止する構成を備えることを特徴とする半導体レーザの駆動回路。

【請求項8】 請求項5記載の半導体レーザの駆動回路であって、請求項3記載の第二のバイアス信号によって半導体レーザにバイアス電流を供給する構成を備えることを特徴とする半導体レーザの駆動回路。

【請求項9】 請求項1記載のバイアス信号を光源となる半導体レーザを駆動する能動素子に供給し、請求項1記載のパルス信号を外部変調素子の入力端子に供給する構成を備えることを特徴とする外部変調器。

【請求項10】 パースト伝送の送信期間を示す有効信号、又は、請求項3記載の第二のバイアス信号のいずれかを光源となる半導体レーザを駆動する能動素子に供給し、請求項1記載のパルス信号を外部変調素子の入力端子に供給する構成を備えることを特徴とする外部変調器。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、半導体レーザの駆動方法及び駆動回路に係り、特に、閾値電流の大きな半導体レーザを使用しても発光遅延がなく、消光比を大きく保つことができる半導体レーザの駆動方法及び駆動回路に関する。

【0002】 光通信は私設通信網で最初に実用化され、次いで公衆通信網でも実用化されて本格的に使用されるようになり、今や、公衆、私設を問わず広く普及している。今後、更に加入者線にも本格的に導入されることは必至で、通信網が全て光化されるのは遠くない。

【0003】 この間、発光素子として発光ダイオードが先ず使用され、半導体レーザが実用化されてからは、大きな光出力、高速応答という特徴によって次第に半導体レーザの適用領域が拡大されてきた。しかし、発光ダイオードは低価格というメリットにより光伝送路が短いシステム、伝送容量の小さいシステムには今も使用されている。従って、なるべく低価格な半導体レーザをなるべく高性能なシステムに使用できるようにすることが大切である。

## 【0004】

【従来の技術】 図14は、従来の駆動回路の問題点で、図14(イ)には閾値電流の大きな半導体レーザを無バイアス駆動した場合を、図14(ロ)には有バイアス駆動した場合を示している。

【0005】 ここで、無バイアス駆動とは半導体レーザのバイアス電流を0に設定して、入力信号に対応するパルス電流だけで駆動する方式を意味し、有バイアス駆動とは半導体レーザのバイアス電流を閾値電流程度に設定する駆動方式を意味する。

【0006】 さて、閾値電流の大きな半導体レーザを無バイアス駆動した場合には、入力信号の“1”に対応する駆動電流（これはパルス電流に等しい。）が入力されても、レーザ発信が可能な濃度のキャリアが生成されるまでに時間を要するために発光遅延が起こる。この結果、たとえ入力信号がデューティ比50%の正常な波形であっても光出力の波形のデューティ比は低下して波形歪みが生ずる。この波形歪みは受信側での識別誤りを引き起こす。

【0007】この問題を回避するためにバイアス駆動を行なうと、図14(口)の最下の波形図のように、入力信号の論理レベルが“0”の時にも光出力( $P_2$ )が出るので、入力信号の論理レベル“1”的光出力( $P_1$ )との比で定義される消光比が小さくなる。消光比が小さくなると、受信側での誤り率の低下を引き起す。

## 【0008】

【発明が解決しようとする課題】上記のような問題点をできるだけ回避するために、半導体レーザの発光遅延時間を小さくする必要があり、且つ、大きな消光比を確保する必要がある光通信システムにおいては、閾値電流の小さな半導体レーザを使用している。この目的に合致する半導体レーザは、歪み量子井戸を取り入れたファブリー・ペロー共振器構造のもので、且つ、ファブリー・ペロー共振器の両端面に反射率の高い膜をコートしたものである。

【0009】しかし、ファブリー・ペロー共振器型半導体レーザを使用するために出力光の波長範囲が広く、両端面に反射率の高い膜をコートしたものであるために光出力が小さいという問題がある。前者により、波長多重を行なう場合には複数光の波長間隔を広くとる必要があるために、多重数に制約が加わる。又、後者により、光結合系の結合効率を高くするためにレンズ結合を採用する必要性が生じ、低価格化が困難である。

【0010】本発明は、かかる問題点に鑑み、閾値電流の大きな半導体レーザを使用しても発光遅延がなく、消光比を大きく保つことができる半導体レーザの駆動方法及び駆動回路を提供することを目的とする。

## 【0011】

【課題を解決するための手段】図1は、本発明の原理である。本発明の原理は、入力信号に対応したパルス電流の流れ出しそれより微小な時間 $\Delta t$ 早くバイアス電流を流し始め、該バイアス電流はパルス電流の流れ終りまで流し、該バイアス電流とパルス電流との和の電流によって半導体レーザを駆動するものである。該微小な時間 $\Delta t$ は、半導体レーザに固有の応答特性と伝送速度とから実験的に決定すればよいが、例えば、100Mb/sの光通信システムの場合、数百ps ( $1\text{ps} = 10^{-12}\text{s}$ )程度でよい。

【0012】上記のようにパルス電流の流れ出しそれより $\Delta t$ 早くバイアス電流を流し始めるので、パルス電流を出すタイミングには半導体レーザ内のキャリアは発光に十分な濃度になっており、発光遅延時間は無視できるようになる。又、上記の例に示した如く $\Delta t$ はパルス幅に対して10%程度であり、消光比も実質的には劣化しない。

【0013】図2は、本発明の第二の原理である。本発明の第二の原理は、特にバースト伝送の場合に効果を奏するものであるが、バーストを送信しない待機期間には

半導体レーザにバイアス電流を供給せず、バーストを送信する有効期間にのみ半導体レーザにバイアス電流を供給するものである。

【0014】これにより、待機期間の割合が大きいシステムにおいては、待機期間にバイアス電流を流す必要がないので電力効率を高めることができる。又、有効期間においてはバイアス電流を流しているので、有効期間内の信号パルスに対応する光出力には発光遅延が生じない。

10 【0015】図3は、本発明の第三の原理である。本発明の第三の原理も又、特にバースト伝送の場合に効果を奏するものであり、バーストを送信しない待機期間には半導体レーザにバイアス電流を供給せず、バーストを送信する有効期間にのみ半導体レーザにバイアス電流を供給することに加えて、有効期間の最初のパルスに対応するパルス電流の流れ出しより早くバイアス電流を流し始めるものである。

【0016】従って、本発明の第三の原理は、本発明の第二の原理の利点に加えて、有効期間の最初のパルスに対しても発光遅延が生じないという利点がある。図4は、パルス電流とバイアス電流を流すためのパルス信号とバイアス信号の生成回路である。

【0017】図4において、11は遅延回路、12は論理回路である。図5は、図4の構成のタイムチャートである。以下、図4と図5とを参照して図4の構成の動作を説明する。

【0018】入力信号は遅延回路と論理回路の一方の入力端子に供給される。遅延回路の遅延時間を $\Delta t$ とすると、遅延回路の出力信号は入力信号に $\Delta t$ の遅延が加わった信号になる。これをパルス信号として出力と共に、論理回路のもう一方の入力端子に供給する。論理回路では入力信号と遅延回路の出力信号の論理和をとるので、論理回路の出力信号におけるパルスは入力信号のパルスの立ち上がりで立ち上がって、パルス信号の立ち下がりで立ち下がる。これをバイアス信号として出力する。

【0019】即ち、バイアス信号はパルス電流より $\Delta t$ 早く立ち上がり、パルス電流と同じタイミングで立ち下がる信号となる。このパルス信号とバイアス信号によってパルス電流とバイアス電流を供給して半導体レーザを駆動すれば、本発明の原理に示した駆動電流を半導体レーザに供給することができる。

【0020】又、図4の構成の入力端子に、バースト伝送の送信期間を示す有効信号を供給すれば、有効信号の立ち上がりと同時に立ち上がり、有効信号を $\Delta t$ 遅らせた信号の立ち下がりと同時に立ち下がる第二のバイアス信号を生成することができる。尚、この場合には遅延回路の出力信号は半導体レーザの駆動には使用しない。

【0021】【発明の実施の形態】図6は、本発明の実施の形態であ

る。図6において、21は反転増幅器、22a乃至22dは抵抗、23は半導体レーザを駆動するトランジスタ、24は半導体レーザである。

【0022】図6の構成は、反転増幅器と抵抗22a乃至22cにより加算増幅器が構成されているから、抵抗22aと抵抗22bのオープン側の端子にパルス信号とバイアス信号を供給し、半導体レーザから光出力を取り出すものである。加算増幅器の二の入力端子から出力までの利得の絶対値は、抵抗22cの抵抗値と抵抗22a又は抵抗22bの抵抗値の比で与えられるので、これらの比を適宜設定すればトランジスタ23に図1に示したようなバイアス電流とパルス電流を流すことができ、半導体レーザに図1にしめしたような駆動電流を供給することができる。尚、図6においては図が煩雑化するのを避けて二の入力端子に設けるべきレベルシフト回路とトランジスタのベースバイアスを決定するバイアス回路は図示を省略している。

【0023】又、図6においては、バイポーラ・トランジスタを使用する例を図示しているが、半導体レーザを駆動する素子はこれに限定されるものではなく、MOSトランジスタや所謂HEMT (High Electron Mobility Transistor) のような能動素子であってもよい。このことは、以下に示す複数の実施の形態においても同様である。

【0024】図7は、本発明の第二の実施の形態（その1）である。図7において、31a及び31bは電流スイッチを構成するトランジスタ、31c及び31dは電流スイッチを構成するトランジスタ、31e及び31fは電流スイッチの電流源としてのトランジスタ、32a乃至32dは抵抗、33は半導体レーザである。

【0025】そして、バイアス信号はトランジスタ31aと31bからなる電流スイッチに、パルス信号はトランジスタ31cと31dからなる電流スイッチに供給すると、バイアス信号のパルスに対応するバイアス電流がトランジスタ31bに流れ、 $\Delta t$ 遅れてパルス信号に対応するパルス電流がトランジスタ31dに流れ、半導体レーザには図1に示した波形の駆動電流が供給される。尚、電流スイッチへのバイアス信号の供給の仕方であるが、バイアス信号をトランジスタ31aのベースに供給してトランジスタ31bのベースはアースしても、又、バイアス信号をトランジスタ31aのベースに供給してバイアス信号の反転信号をトランジスタ31bのベースに供給してもよい。これは、電流スイッチへのパルス信号の供給の仕方についても同様である。

【0026】図8は、本発明の第二の実施の形態（その2）である。図8において、31c及び31dは電流スイッチを構成するトランジスタ、31e及び31fは電流源となるトランジスタ、32a乃至32dは抵抗、33は半導体レーザである。

【0027】図8の構成の場合には、パルス信号をトランジスタ31cと31dによって構成される電流スイッチに供給し、バイアス信号はトランジスタ31eのベースに供給する。これにより、バイアス信号のパルスに対応するバイアス電流がトランジスタ31eに流れ、 $\Delta t$ 遅れてパルス信号に対応するパルス電流がトランジスタ31dに流れ、半導体レーザには図1に示した波形の駆動電流が供給される。尚、電流スイッチへのパルス信号の供給の仕方であるが、パルス信号をトランジスタ31cのベースに供給してトランジスタ31dのベースはアースしても、又、パルス信号をトランジスタ31cのベースに供給してパルス信号の反転信号をトランジスタ31dのベースに供給してもよい。

【0028】図9は、本発明の第三の実施の形態である。図9において、41a及び41bは電流スイッチを構成するトランジスタ、41c及び41dは電流スイッチを構成するトランジスタ、41e及び41fは電流スイッチの電流源としてのトランジスタ、42a乃至42cは抵抗、43は温度によって抵抗値が可変な抵抗、44は半導体レーザである。

【0029】図9においても図7と同様に、バイアス信号をトランジスタ41aと41bからなる電流スイッチに、パルス信号をトランジスタ41cと41dからなる電流スイッチに供給すると、バイアス信号のパルスに対応するバイアス電流がトランジスタ41bに流れ、 $\Delta t$ 遅れてパルス信号に対応するパルス電流がトランジスタ41dに流れ、半導体レーザには図1に示した波形の駆動電流が供給される。尚、電流スイッチへのバイアス信号の供給についても、図7の説明において記述した仕方と全く同様である。

【0030】ところで、半導体レーザの駆動電流と光出力の関係は図13に概念的に示すように、低温であると閾値電流が小さく、駆動電流の変化に対する光出力の変化が大きいのに対して、高温になると閾値電流が大きくなり、駆動電流の変化に対する光出力の変化が小さくなる。従って、高温になるにつれて同じバイアス信号に対するバイアス電流が大きくなるように、又、同じパルス信号に対するパルス電流が大きくなるようにする必要がある。

【0031】今、図9の構成における温度によって抵抗値が可変な抵抗の温度係数がマイナスであれば、温度が高くなるにつれてトランジスタ41eとトランジスタ41fのベース電圧が上昇するので、高温になるにつれて同じバイアス信号に対するバイアス電流が大きくなるように、又、同じパルス信号に対するパルス電流が大きくなるようにすることができる。図9においては、ベースバイアス回路の高電圧側に温度によって抵抗値が可変な抵抗を用いるのでマイナスの温度係数が必要となるが、ベースバイアス回路の低電圧側に温度によって抵抗値が可変な抵抗を用いる場合にはプラスの温度係数が必要になる。尚、図9においては、トランジスタ41eとトランジスタ41fのベース電圧が高くなるにつれてトランジスタ41eとトランジスタ41fの駆動電流が大きくなるようにする必要がある。

ンジスタ 4 1 f に共通に温度係数を有するバイアス電圧を供給する例を図示しているが、閾値電流と光出力に対する温度係数の差を忠実にバイアス電流とパルス電流に反映させるためには、トランジスタ 4 1 e とトランジスタ 4 2 f には別々の温度係数を有するバイアス電圧を供給することが必要な場合もあるし、光出力に余裕がある時などトランジスタ 4 1 f には温度係数を有するバイアス電圧を供給する必要がない場合もある。

【0032】更に、図9においては、トランジスタ 4 1 e とトランジスタ 4 1 f に温度係数を有するバイアス電圧を供給するために、温度によって可変な抵抗を使用する例を説明したが、温度係数を有するバイアス電圧を生成する回路はこれには限定されない。例えば、図9における温度によって可変な抵抗 4 3 の代わりに通常の抵抗と必要な数のダイオードを直列に接続したものを使用してもよい。ダイオード、特にシリコン・ダイオードの順方向電圧は約-2 mV/°Cの温度係数を有するので、高温になると低下するバイアス電圧を生成することができる。尚、ダイオードを使用すれば、半導体レーザの駆動回路を集積化するのに好都合である。

【0033】マイナスの温度係数を有する抵抗をバイアス回路の高電圧側に用いる構成、プラスの温度係数を有する抵抗をバイアス回路の低電圧側に用いる構成、及び、ダイオードと抵抗を直列接続したものをバイアス回路の高電圧側に用いる構成について共通していることは、電流源となるトランジスタのベースに正の温度係数を有するバイアス電圧を供給するということである。

【0034】図10は、本発明の第四の実施の形態（その1）である。図10において、5 1 a 及び 5 1 b は電流スイッチを構成するトランジスタ、5 1 c 及び 5 1 d は電流スイッチを構成するトランジスタ、5 1 e 及び 5 1 f は電流スイッチの電流源としてのトランジスタ、5 2 a 乃至 5 2 d は抵抗、5 3 は半導体レーザ、5 4 はアナログ・スイッチである。

【0035】図10の構成は図7の構成と基本的には同じであり、アナログ・スイッチにおいて、バースト信号の送信を示す有効信号によって抵抗 5 2 a の一方の端子に電圧源の電圧を供給するかアース電圧を供給するか選択することのみが異なっている。アナログ・スイッチを、有効信号が“1”的場合に電圧源の電圧を選択し、有効信号が“0”的場合にアースを選択するように接続すれば、半導体レーザには図2のように有効期間にバイアス電流が供給され、その上、入力信号のパルスに対応するパルス電流が供給される。

【0036】尚、図10の構成において、温度係数を有するバイアス電圧を生成する構成を併せ適用することも可能であることはいうまでもない。図11は、本発明の第四の実施の形態（その2）である。

【0037】図11において、5 1 c 及び 5 1 d は電流スイッチを構成するトランジスタ、5 1 e 及び 5 1 f は

電流源となるトランジスタ、5 2 c と 5 2 d は抵抗、5 3 は半導体レーザである。

【0038】図11の構成は図8の構成と基本的には同じであり、有効信号をトランジスタ 5 1 e とトランジスタ 5 1 f のベースに供給することのみ異なっている。この構成により、有効期間においてのみバイアス電流が半導体レーザに供給され、その上、パルス信号のパルスに対応するパルス電流がトランジスタ 5 1 d を介して半導体レーザに供給される。

10 【0039】又、特に図10及び図11と別の図としては図示しないが、有効信号によって生成した、有効信号と同時に立ち上がり、有効信号の立ち下がりより  $\Delta t$  遅れて立ち下がる信号を図10及び図11のトランジスタ 5 1 e のベースに供給し、図10及び図11のトランジスタ 5 1 c とトランジスタ 5 1 d に入力信号のパルスに対応するパルス電流を供給すれば、図3に示した駆動電流を半導体レーザに供給することができる。

【0040】図12は本発明の第五の実施の形態である。図12は、所謂外部変調器の構成で、6 1 はトランジスタ、6 2 は抵抗、6 3 は半導体レーザ、6 4 は外部変調素子である。

【0041】外部変調器においては、基本的には半導体レーザは一定レベルの光出力を外部変調素子に供給し、該外部変調素子に別に供給される入力信号によって該一定レベルの光を断続して変調された光を出力する。従って、バースト伝送のような場合には、信号を送信していない待機時間が長いので、常に一定の光出力を外部変調素子に供給することは電力効率上好ましくない。

30 【0042】そこで、有効信号又は有効信号と同時に立ち上がって有効信号より  $\Delta t$  遅れて立ち下がる信号をトランジスタ 6 1 のベースに供給して、有効信号又は有効信号と同時に立ち上がって有効信号より  $\Delta t$  遅れて立ち下がる電流によって半導体レーザ 6 3 を駆動すれば、電力効率の向上が可能である。

【0043】又、図12の構成で、入力信号のパルスの一つ一つに対応して同様なことを行なうことも当然可能である。この場合には、図4で生成されたバイアス信号をトランジスタ 6 1 のベースに供給し、図4で生成されたパルス信号を外部変調素子の入力信号端子に供給すればよい。

40 【0044】尚、外部変調素子としては、リチウム・ナイオペートの表面に光導波路でマッハツエンダ型の干渉計を形成し、二に分割された導波路に入力信号に対応した異なる電圧を印加して光源の光を断続する形式のものでも、光源の光を半導体中で入力信号によって断続する形式のものであってもよい。

【0045】

【発明の効果】以上詳述した如く、本発明により、閾値電流の大きな半導体レーザを使用しても発光遅延がなく、消光比を大きく保つことができる半導体レーザの駆

動方法及び駆動回路が実現される。これにより、比較的低価格ではあるが性能に難点がある半導体レーザを通常より高性能な光通信装置に適用できるようになり、光通信装置の低価格化に貢献できる。

【0046】又、バースト伝送や外部変調器にも同じ原理を適用して、電力効率を向上することも可能である。

【図面の簡単な説明】

【図1】 本発明の原理。

【図2】 本発明の第二の原理。

【図3】 本発明の第三の原理。

【図4】 パルス信号とバイアス信号の生成回路。

【図5】 図4の構成のタイムチャート。

【図6】 本発明の実施の形態。

【図7】 本発明の第二の実施の形態（その1）。

【図8】 本発明の第二の実施の形態（その2）。

【図9】 本発明の第三の実施の形態。

【図10】 本発明の第四の実施の形態（その1）。

【図11】 本発明の第四の実施の形態（その2）。

【図12】 本発明の第五の実施の形態。

【図13】 半導体レーザの温度特性を説明する図。

【図14】 従来の駆動回路の問題点。

【符号の説明】

31a, 31b 電流スイッチを構成するトランジスタ

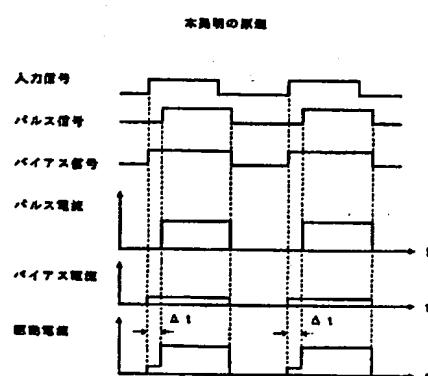
10 31c, 31d 電流スイッチを構成するトランジスタ

31e, 31f 電流源となるトランジスタ

32a, 32b, 32c, 32d 抵抗

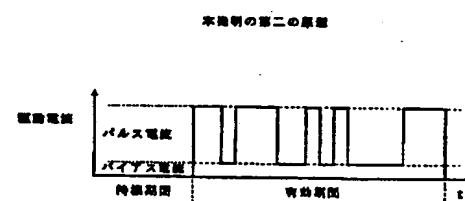
33 半導体レーザ

【図1】



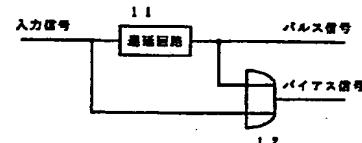
【図3】

【図2】

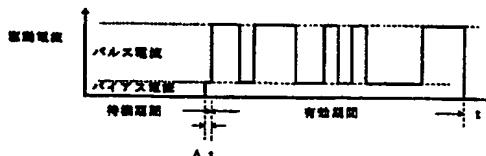


【図4】

パルス信号とバイアス信号の生成回路

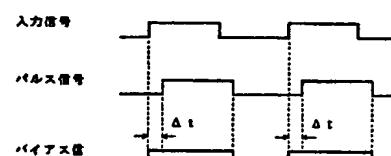


本発明の第三の原理

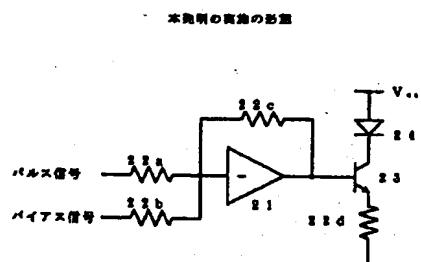


【図5】

図4の構成のタイムチャート

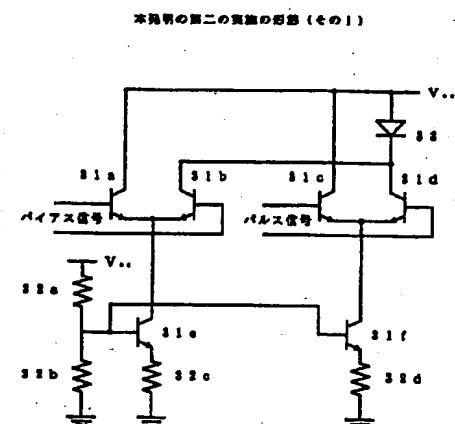


【図6】

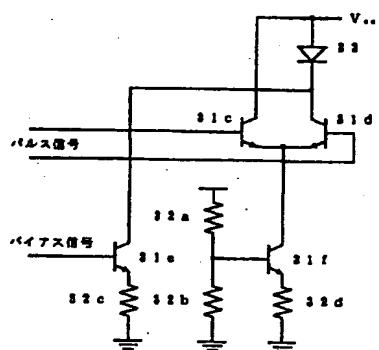


【図8】

【図7】

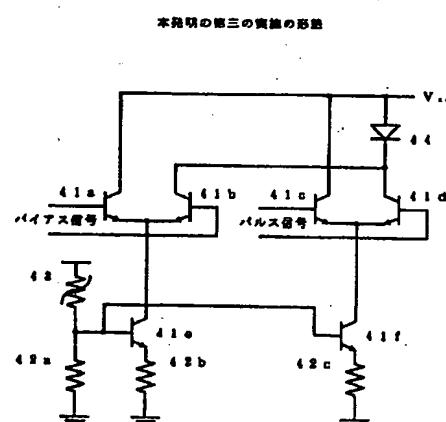


本発明の第二の実施の形態（その2）



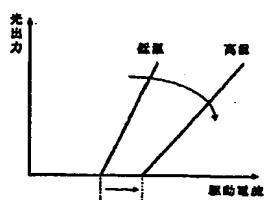
【図11】

【図9】

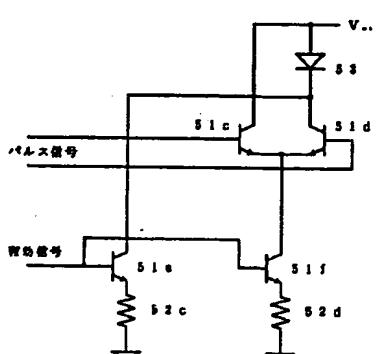


【図13】

半導体レーザの温度特性を説明する図

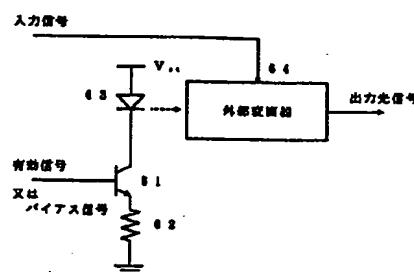


本発明の第四の実施の形態（その1）

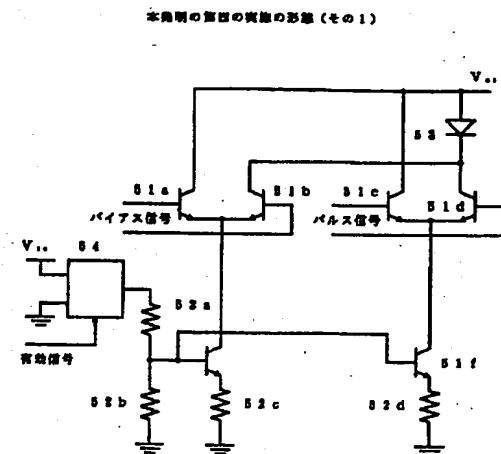


【図12】

本発明の第五の実施の形態



【図10】



【図14】

